

논문 2022-59-3-3

면적 연신과 전압 강하에 의한 휘도 변화를 보상하는 스트레처블 AMOLED 보상 화소 회로

(AMOLED Pixel Circuit Compensating Luminance Change by
Area Stretching and Voltage Drop)

이 혁 수*, 강 서 진*, 우 재 근*, 유 은 성*, 정 찬 민*, 김 민 성*, 이 종 모*, 배 병 성**

(Hyuck Su Lee, Seo Jin Kang, Jae Geun Woo, Eun Seong Yu, Chan Min Jeong, Min Seong Kim,
Jong Mo Lee, and Byung Seong Bae)

요 약

스트레처블 디스플레이는 차세대 유연 디스플레이 기술로서 주목받고 있는 프리폼의 구현이 가능한 디스플레이다. 백라이트 유닛을 사용하지 않는 OLED (organic light emitting diode)와 저온 폴리 실리콘에 비해 공정온도가 낮은 a-IGZO (amorphous In-Ga-Zn Oxide) 박막트랜지스터는 스트레처블 디스플레이에 적용하기에 적합하다. 기판이 연신 되어 면적이 증가하면 평균 휘도가 감소하며 전원 라인은 전원입력 단자로부터 화소까지의 배선 거리에 따라 전원 전압 강하가 증가하여 휘도 불균일이 나타난다. 본 연구에서는 연신에 의한 평균 휘도 저하와 전압 강하에 의한 휘도 변화를 동시에 보상할 수 있는 화소 회로를 제안하였다. 제안된 화소 회로의 구동 트랜지스터의 전류는 면적이 10%와 20% 증가할 때 1.87 %와 3.74 % 증가하여 면적 연신에 의한 휘도 저하를 보상 할 수 있으며 전원전압의 2.3 V의 전압 강하에서, 일반적인 화소 회로의 전류는 25.34% 감소한 반면, 제안된 화소 회로의 전류는 9.31 % 감소하여 전원전압의 감소를 보상 할 수 있다.

Abstract

Stretchable display is the future display technology for free-form display. The organic light emitting diode (OLED) display which does not use back-light unit and amorphous IGZO (a-IGZO) which can be processed at lower temperature than the poly silicon are useful for stretchable display. When stretching the display, area average display brightness decreases and the increasing length of the power bus line as the pixel is far from the input pad results in the increase of the voltage drop along the power bus line. The voltage drop causes the brightness decrease. In this study, a pixel circuit which can compensate the brightness changes by both the voltage drop and area stretching is proposed. The drive transistor current of the proposed pixel circuit increased by 1.87% to 3.74% as increasing the area by 10 % to 20%. In a voltage drop of 2.3 V, the current of the conventional pixel circuit decreased by 25.34%, while the current of the proposed pixel circuit decreased by 9.31%.

Keywords : AMOLED, Stretchable display, IGZO, I-R drop, Pixel circuit

I. 서 론

스트레처블 디스플레이(stretchable display)는 벤더블 디스플레이(bendable display), 롤러블 디스플레이(rollable display), 폴더블 디스플레이(foldable display)에 이어서 차세대 유연 디스플레이(flexible display) 기술로서 주목받고 있다^[1, 2]. 변형이 특정 영역이나 방향으로 한정된 기존 유연 디스플레이와는 다르게, 스트레

*비회원, 호서대학교 전자및디스플레이(Hoseo University, School of Electronics and Display)

**정회원, 호서대학교 전자및디스플레이(Hoseo University, School of Electronics and Display)

© Corresponding Author(E-mail : bsbae3@hoseo.edu)

Received : January 10, 2022 Revised : February 7, 2022

Accepted : February 18, 2022

처블 디스플레이는 형태 변형에 있어 영역이나 방향의 한계가 존재하지 않는 프리 폼(free-form)의 구현이 가능하다^[3].

스트레처블 디스플레이의 기판은 유리 기판이 아닌, 유연성을 지닌 기판을 사용하기 때문에, 내구성과 범용성이 뛰어나 자동차, 항공, 웨어러블 디스플레이뿐만 아니라 바이오 소자 등 다양한 분야의 차세대 기술에 적합한 디스플레이 기술로 주목받고 있다.

유기 발광 다이오드(Organic Light Emission Diode, OLED)는 액정 디스플레이(Liquid Crystal Display, LCD)에 비해 우수한 대비비, 짧은 응답 시간, 높은 색 재현율을 가지고 있으며 휴대폰 등의 소형 디스플레이뿐만 아니라 TV 같은 대형 디스플레이까지 적용되고 있다. 스트레처블 기판의 변형을 고려했을 때, 자발광 소자인 OLED는 백라이트 유닛(back light unit, BLU)을 사용하지 않는 특징으로 인해 기판의 변형이 용이하여 스트레처블 디스플레이의 구현에 적합하다^[4~6].

OLED의 능동 행렬 (Active Matrix, AM) 구동을 위해서는 박막 트랜지스터 (Thin-Film Transistor, TFT) 소자가 요구된다. TFT 소자를 이용해 구성된 구동 회로는 신호 전압을 통해 OLED에 인가되는 전류를 제어하는 역할을 한다. TFT 소자는 주로 a-Si:H, poly-Si, Oxide 등의 반도체 물질을 활성층으로 사용한다. TFT에서 활성층으로 사용되는 다양한 반도체 물질 중 a-IGZO(amorphous indium-gallium-zinc-oxide) 등의 산화물 반도체는 저온 공정으로 인해 스트레처블 기판에 적용하기 용이하다^[7]. 디스플레이의 구동 성능을 고려했을 때, a-IGZO TFT는 a-Si:H TFT에 비해 높은 전자 이동도와 낮은 누설 전류 등으로 스트레처블 디스플레이에 적용하기 적합하다^[8].

스트레처블 디스플레이는 형태가 자유롭게 변화할 수 있는 장점을 갖고 있지만, 기판 면적의 증가는 디스플레이 휘도의 감소로 이어지며 이를 보상하기 위한 내부 보상 화소 회로가 연구되고 있다^[9, 10]. AMOLED 디스플레이에서, 전류에 의해 휘도가 결정되는 OLED는 화소의 위치에 따라 발생하는 전압 강하(I-R drop) 때문에 휘도 차이가 발생한다. 이와 같은 문제를 해결하기 위해, 보상 화소 회로를 포함한 다양한 방식의 연구가 진행되었다^[11~15].

본 연구에서는 스트레처블 AMOLED 디스플레이의 면적 증가와 I-R drop에 의한 휘도 감소를 보상하는 회로를 제안하고 a-IGZO TFT 소자의 경우에 대하여 일반 회로와 비교 분석 하였다.

II. 제안된 보상 화소 회로

(1) 스트레처블 디스플레이의 휘도 감소

스트레처블 디스플레이의 구현을 위한 한 방법으로 단단한 영역이 잘 늘어나는 기판에 배열되는 방식이 제안되었다. 스트레처블 기판에 일정 영역을 늘어나지 않는 단단한 영역으로 구성하여 소자를 배치하고 늘어나는 영역에는 배선을 배치하는 방식이며, 기판이 늘어나면 단단한 영역 외의 영역이 늘어나고 단단한 영역은 늘어나지 않아 소자의 특성 변화를 억제할 수 있다. 스트레처블 AMOLED의 경우 연신에 의해 면적이 늘어나면 면적 평균 휘도가 감소하게 되어 연신에 의한 휘도 감소를 보상할 필요가 있다.

전류 구동 소자인 OLED는 배선에서 생기는 I-R drop으로 인한 전압 변화에 따라 휘도 변화가 생기며 이에 대한 보상도 필요하다. 그림 1은 스트레처블 AMOLED 디스플레이의 모델을 나타낸다. 사각형은 늘어나지 않는 견고한 영역으로 OLED와 TFT 소자가 위치하고 있다. 유연 기판의 연신이 발생했을 때, 견고한 영역의 면적에 형성된 소자의 전기적 특성 변화가 무시할 정도라고 가정하면 기판의 면적이 증가하여도 OLED의 전류는 일정하다. OLED의 휘도는

$$L = \frac{I}{A} \quad (1)$$

과 같으며, L은 휘도, I는 광도, A는 면적을 의미한다. 연신에 의하여 면적이 증가하면 면적의 증가 때문에 휘도는 감소한다. 휘도 감소를 보상하기 위해서 면적이 늘어남에 따라서 OLED 전류가 비례하여 증가해야 한다.

스트레처블 AMOLED 디스플레이는 이미지 정보 전압을 저장하고 OLED 전류를 결정하는 화소 회로와 전류에 의하여 발광하는 OLED로 구성되어 있다. 화소 회로는 늘어나는 기판에 위치한 배선을 통해 전원 전압과 신호정보를 공급받는다. 각각의 화소는 위치에 따라 화소로부터 외부전원과 연결되는 단자까지의 길이가 달라서 저항의 차이가 발생한다. 전원 전압 입력단자와의 거리에 비례하는 저항의 차이는 화소 회로에 공급되는 전원 전압의 감소로 이어지며 I-R drop 이라고 부른다. 화소 회로 전원 전압의 I-R drop은 Drive TFT의 출력 전류에 영향을 미치기 때문에, 화소의 위치에 따라 휘도가 변하여 휘도의 균일도가 저하된다.

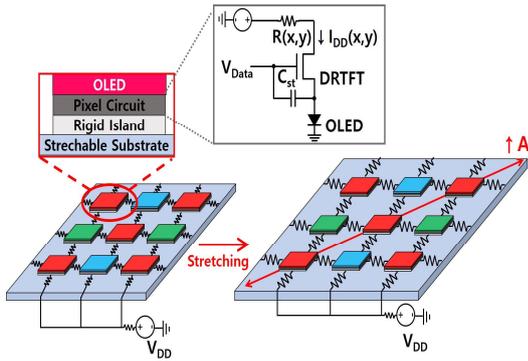


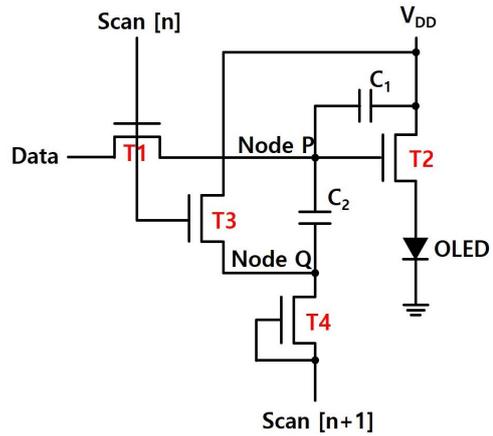
그림 1. 스트레처블 AMOLED의 회로 모델
Fig. 1. A circuit model of a stretchable AMOLED display.

(2) 제안된 보상 화소 회로

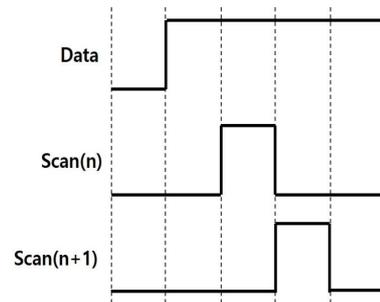
그림 2(a)는 본 연구에서 제안된 I-R drop과 스트레칭에 의한 휘도 감소를 보상할 수 있는 보상 화소 회로이다. 제안된 화소 회로는 하나의 drive TFT (T2)와 세 개의 switching TFT (T1, T3, T4)로 구성되어 있으며, 그 중 T4는 게이트 전극과 드레인 전극이 연결되어 다이오드의 특성을 나타내며 Node Q에 순방향의 전류를 인가하는 역할을 한다. 또한, 견고한 영역에 형성된 storage capacitor(C₁)와 유연한 영역에 형성된 stretchable capacitor(C₂)가 구성되어 있다. 데이터 라인은 T1의 드레인에 연결되어 있으며, T1이 온 상태가 될 때 T1의 소스 전극에 연결된 T2의 게이트(Node P)에 데이터 전압을 충전하기 때문에 OLED 전류를 제어할 수 있다. Scan 라인은 2단이 연결되어 있어서 n번째 scan 라인인 Scan[n]은 T1과 T3의 게이트 전극에 연결되어 있으며 이전 단의 T4에도 연결이 되어 있다. 이 scan 라인에 연결된 T1, T3가 Scan[n] 신호에 의하여 온 상태가 되면 Node P와 Node Q에 각각 데이터 전압과 전원 전압이 충전되도록 한다. 다음 n+1 번째 scan 라인인 Scan[n+1]은 T4의 드레인 전극에 연결되어 Scan[n+1] 전압이 Node Q에 충전되며, Node Q의 전압이 상승하는 동안 T1이 오프 상태이므로 전하보존 법칙에 따라 Node P의 전압이 증가하며 구동 TFT인 T2 게이트 전압을 증가시키게 되어 OLED 전류를 증가시키는 효과가 있다. 그림 2(b)는 제안된 보상 화소 회로의 구동 타이밍을 보여준다. 각 구동 단계에서의 역할은 다음과 같다.

가. 충전단계

이 단계에서, 각 Node의 충전이 이루어진다. 데이터 전압과 Scan [n]이 인가되기 때문에 게이트 전극이 연



(a)



(b)

그림 2. 제안한 화소 회로(a)와 타이밍도(b)
Fig. 2. Proposed pixel circuit (a) and a timing diagram(b).

결된 T1과 T3가 온 상태가 된다. 따라서 Node P와 Node Q 전압이 각각 데이터 전압과 전원전압으로 충전이 되며, 스캔전압을 충전전압보다 문턱전압 이상으로 충분히 높게 인가해 줄 경우

$$\begin{aligned} V_{Node P} &= V_{Data} \\ V_{Node Q} &= V_{DD} \end{aligned} \quad (2)$$

만큼 충전된다. Node P가 충전됨에 따라서 T2가 온 상태가 되어 OLED에 전류가 흐르기 시작한다. 이어서 Scan[n+1] 입력이 되면 Node P의 전압이 I-R drop에 의한 V_{DD}의 변화량과 연신에 의한 C₂의 변화에 따라 변하게 되어 다음 설명처럼 보상이 이루어진다.

나. 보상 단계

이 구간에서, I-R drop 또는 스트레칭에 의한 휘도 감소에 대한 보상이 진행된다. 다음 단의 scan 신호인 Scan[n+1]이 인가되면서 T4를 통해 Node Q에 Scan[n+1] 전압이 인가된다. T4의 드레인 전극과 게이트 전극이 연결되어 있어서 Node Q에 충전되는 전압은 Scan[n+1]의 전압 V_{scan}에서 T4의 문턱전압 V_{t4} 만큼

줄어들므로, Node Q 전압은

$$V_{Node\ Q} = V_{Scan} - V_{t4} \quad (3)$$

과 같이 변화한다. 이때, T1이 오피 상태이므로 Node P는 외부와의 전류 흐름이 없고 Node Q 전압이 변할 때 전하가 변하지 않고 보존된다. Node Q 전압이 식 (3)과 같이 증가할 때 P노드의 전하가 보존 되므로 Node P 전압은 상승하게 된다. 기생용량의 크기는 작아서 C_1 , C_2 보다 작은 경우를 가정하면 Node Q 전압은 전하 보존 법칙에 따라 다음 식 (4)와 같이 변한다.

$$V_{Node\ P} = V_{Data} + \frac{C_1}{C_1 + C_2} (V_{Scan} - V_{t4} - V_{DD}) \quad (4)$$

V_{DD} 가 스위칭 트랜지스터를 통해서 잘 충전이 될 수 있도록 SCAN 전압을 V_{DD} 보다 문턱전압 이상으로 충분히 높게 가하므로 식 (4)의 괄호 안의 값이 0보다 크게 되어 Node P의 전압은 증가한다.

V_{DD} 배선에서 I-R drop이 발생하면, 전압이 공급되는 화소 위치에서 V_{DD} 전압은 인가전압보다 줄어들게 되고 식 (4)에 의하여 Node P 전압이 증가한다. 따라서 I-R drop이 증가할수록 Node P의 전압이 증가하여 전류의 감소를 보상할 수 있다.

그리고 연신에 의하여 면적이 증가하면, 연신이 되는 곳에 형성되어있어서 면적이 늘어남에 따라서 정전용량이 증가하는 C_2 에 의하여 Node P 전압이 식 (4)에 따라 증가한다. 해당 구간에서 증가한 Node P 전압은 T2의 게이트 전압을 증가시키기 때문에 OLED로 흐르는 전류를 증가시켜 감소하는 휘도를 보상할 수 있다.

다. 발광단계

Node P의 전압에 의하여 T2가 온 상태가 되고 OLED에 전류가 흐르게 되며 OLED 양단에 전압차가 형성이 된다. 구동 트랜지스터의 소스 전극에 연결된 OLED에 의해 구동 트랜지스터의 소스 전극에 형성되는 전압을 V_{OLED} 라고 하면 문턱전압이 V_{t2} 이고 이상적인 포화 영역을 가정하면 OLED에 흐르는 전류 I_{OLED} 는

$$\begin{aligned} I_{OLED} &= \frac{K}{2} (V_{Data} - V_{OLED} - V_{t2})^2 \\ &= \frac{K}{2} \left[V_{Data} + \frac{C_2}{C_1 + C_2} (V_{Scan} - V_{DD} - V_{t4}) - V_{OLED} - V_{t2} \right]^2 \end{aligned} \quad (5)$$

과 같다. K 는 $\mu \cdot Cox \cdot W/L$ 이고 μ 는 T2의 전자 이

동도, Cox 는 게이트 절연층의 단위면적당 정전용량, W 는 채널 폭, L 은 채널 길이이다. I-R drop으로 화소에 공급되는 V_{DD} 가 감소하거나 연신에 의하여 C_2 가 증가하면 식 (5)에 의하여 구동 트랜지스터의 게이트 전압이 증가하게 되므로 전류가 증가하여 휘도 저하를 보상할 수 있다. 그러나 식 (5)는 구동 트랜지스터의 문턱전압 V_{t2} 와 트랜지스터 T4의 문턱전압 V_{t4} 에 의한 전류 변화가 있는 단점이 있으며 실용적인 회로를 위하여 이것이 보상되어야 하며 추후 연구가 더 진행되어야 할 부분이다.

OLED의 휘도 균일도에서 중요하며 널리 사용되고 있는 문턱 전압 내부 보상 기능이 추가되어야 하며 추가적인 연구로 문턱전압 보상이 동시에 이루어지는 회로가 필요하다. 제안 회로에 문턱전압 보상을 접목하면 구동 트랜지스터의 문턱전압 변화, 연신 및 I-R drop 보상이 모두 가능한 회로가 된다.

T4의 문턱전압도 인가 바이어스에 의하여 변하게 되는데 한 프레임에 한 번씩 펄스가 인가되어 문턱전압 변화가 직류가 인가될 때보다는 매우 줄어들며 문턱전압의 변화로 보상효과가 없어지지 않는 보상이 조금씩 줄어든다. V_{DD} 는 문턱전압 V_{t4} 보다 크며 식 (5)에서 $V_{Scan} - V_{DD}$ 를 V_{t4} 보다 크게 하게 되므로 문턱전압의 변화에 의한 보상 감소를 매우 줄일 수 있다. $V_{Scan} - V_{DD}$ 가 5.0 V 이고 문턱전압이 2.0 V 기준으로 10%가 변하여 2.2 V로 증가한다고 하면 식 (5)의 소괄호안의 값은 원래 값의 93% 수준을 유지하여 보상효과 감소가 크지 않으며 $V_{Scan} - V_{DD}$ 를 증가시킬수록 보상효과 감소를 더 줄일 수 있다. 그러나 추후 연구 개발을 통하여 이러한 문턱전압의 효과를 완전히 없애는 회로의 개발로 보상 효과 감소를 방지하는 것이 필요하다.

III. 실험

(1) a-IGZO TFT 제작

제안된 스트레처블 AMOLED 보상 화소 회로의 보상 능력을 확인하기 위해서, 그림 3과 같은 구조의 a-IGZO TFT가 제작되었다. a-IGZO TFT의 제작을 위해, RF 스퍼터링으로 500 Å의 a-IGZO를 증착하였으며, $In_2O_3 : Ga_2O_3 : ZnO = 2 : 1 : 2$ 몰비를 가지는 타겟을 사용하였다. 공정 가스 유량은 Ar이 22.5 sccm, O_2 7.5 sccm 이었다. 패터닝은 DI water : buffer oxid etcher (BOE)= 3000 : 1 혼합 용액을 사용한 습식 식각으로 진행되었다. 활성층의 패터닝 이후 1000 RPM의

스핀 코팅을 통해 5000 Å의 SU-8 막을 형성하였다. TFT의 게이트 전극 형성을 위해, 20 sccm의 Ar 가스 유량에서 DC magnetron 스퍼터로 2000 Å의 Al을 증착하였다. 공정 가스 유량은 Ar : 22.5 sccm 이다. Al의 패터닝은 습식 식각으로 진행되었다. 게이트 전극 하부 외의 모든 SU-8 절연막을 reactive ion etching (RIE) 을 이용한 건식 식각으로 에칭하였다. 활성층의 소스 및 드레인 영역의 저항을 감소시키기 위하여, RIE에서 산소 60 sccm의 유량으로 산소 플라즈마 처리를 진행했다. 층간 절연막은 5000 Å의 SU-8을 통해 형성되며, 활성층과 소스 및 드레인 전극을 연결하기 위한 컨택홀을 형성한다. 소스 및 드레인 전극은 DC magnetron 스퍼터링을 통해 형성된 2000 Å의 Al이 컨택홀을 통해 활성층에 접촉되며 형성된다.

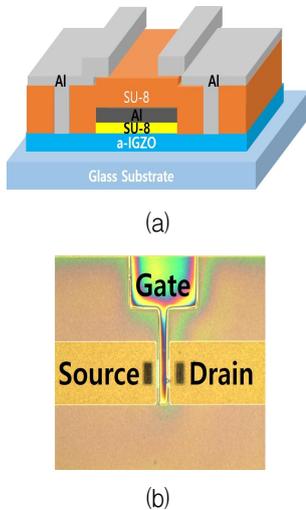


그림 3. 제작된 IGZO TFT의 (a) 구조도; (b) 현미경 사진
Fig. 3. The structure (a), and the microscopic image (b) of the fabricated a-IGZO TFT.

IV. 결과 및 논의

그림 4는 측정된 TFT 소자의 측정 결과이며 채널 길이와 폭은 각각 10 μ m, 20 μ m이다. 제작된 a-IGZO TFT 소자는 5.06 cm²/V.sec의 전자 이동도, 5.06 x 10⁻⁶의 on/off ratio, 4.8V의 문턱 전압과 1.48V/dec의 SS(subthreshold slope) 값을 보였다.

그림 5는 회로 시뮬레이션을 위한 a-IGZO TFT 모델과 제작한 a-IGZO TFT의 전달 특성을 비교하는 그래프이다. 시뮬레이션을 위한 a-IGZO TFT 모델은 제작된 a-IGZO TFT 소자의 전기적 특성을 기반으로 하여 집적 회로 시뮬레이션에 적용되었으며 TFT는 레벨

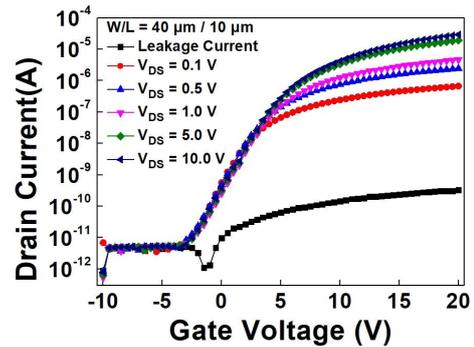


그림 4. 제작된 a-IGZO TFT의 전달특성곡선
Fig. 4. Transfer curves of the fabricated a-IGZO TFT.

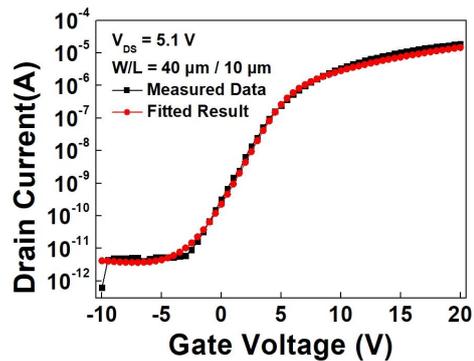


그림 5. a-IGZO TFT의 측정 및 fitted I-V 커브
Fig. 5. Measured and fitted I-V curves of a-IGZO TFT.

35의 RPI 모델을 사용하였다.

제안된 화소 회로의 설계 레이아웃은 그림 6과 같다. 보상 화소 회로의 스위치 TFT(T1, T3, T4)의 채널 길이 및 폭은 각각 10 μ m, 20 μ m이며, 드라이브 TFT(T2)의 채널 길이 및 폭은 10 μ m, 40 μ m이다. 충전 커패시터 (C_{ST})의 정전 용량은 0.3 pF, 스트레칭 커패시터(C_S)의 정전 용량은 0.1 pF의 면적으로 설계되었다.

Rigid island structure를 포함한 스트레처블 AMOLED 보상 화소 회로에서, OLED와 TFT는 기판 면적의 연신에 의한 전기적 특성의 저하로부터 보호받

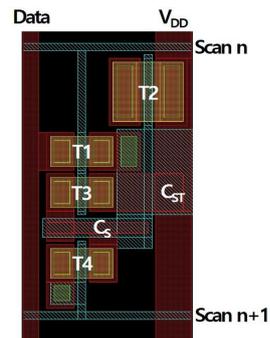


그림 6. 제안된 화소 회로의 설계 Layout
Fig. 6. Layout of the proposed pixel circuit.

을 수 있으나 휘도는 광도와 패널 면적의 비율에 의해 결정되므로 기관 면적이 증가할 때 디스플레이의 휘도는 감소한다. 제안된 화소 회로의 기관 면적의 증가에 의해서 감소한 휘도 보상 능력을 평가하기 위해 stretchable capacitor C_2 의 정전 용량별로 화소 회로의 Node P 전압과 OLED 전류를 확인하였다.

표 1과 그림 7은 C_2 의 정전 용량이 증가했을 때의 Node P 전압을 그림 5의 특성으로부터 시뮬레이션한 결과이다. 보상 단계에서 면적 연신으로 인해 C_2 의 정전용량이 변화했을 때의 Node P 전압은 식 (4)에 의해 변하게 된다. C_2 의 정전 용량이 10%와 20% 증가했을 때의 시뮬레이션 결과, Node P 전압은 9.88 V에서 각각 9.96 V와 10.03 V로 증가하였다.

표 1. C_2 용량 별 Node P 전압
Table 1. Node P voltages for various C_2 .

Capacitance of C_2	$V_{Node P}$	Increase rate
0.10 pF	9.88 V	-
0.11 pF	9.96 V	0.81 %
0.12 pF	10.03 V	1.52 %

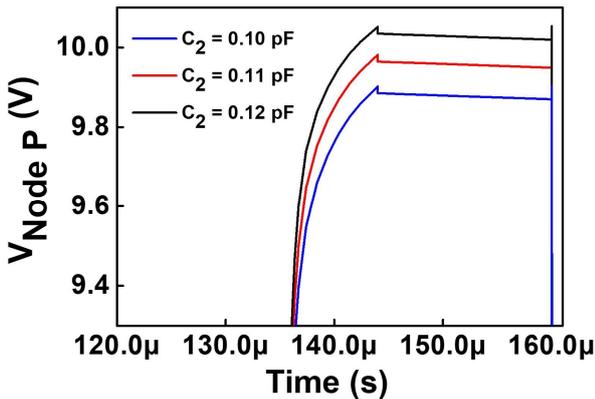


그림 7. C_2 용량 별 Node P 전압.
Fig. 7. Node P voltages for various C_2 .

표 2와 그림 8은 보상 단계에서 C_2 의 정전 용량이 증가했을 때의 OLED 전류를 나타낸다. OLED 전류는 식 (5)에 의해 Node P의 전압에 비례해 증가한다. 시뮬레이션 결과, C_2 값이 0.10 pF에서 0.11 pF, 0.12 pF으로 증가 할 때, OLED 전류는 4.81 μ A에서 4.90 μ A, 4.99 μ A로 증가하였다. 계산된 Node P 전압과 OLED 전류는 C_2 의 정전 용량의 증가와 비례하여 증가하였으며, 증가한 Node P 전압이 T2의 온 저항을 낮추어 OLED 전류를 증가시킨다. 따라서 제안된 화소 회로는 면적의 증가로 인한 휘도 감소를 보상할 수 있다.

표 2. C_2 용량 별 TFT 전류
Table 2. TFT currents for various C_2 .

Capacitance of C_2	Currents	Increase rate
0.10 pF	4.81 μ A	-
0.11 pF	4.90 μ A	1.87 %
0.12 pF	4.99 μ A	3.74 %

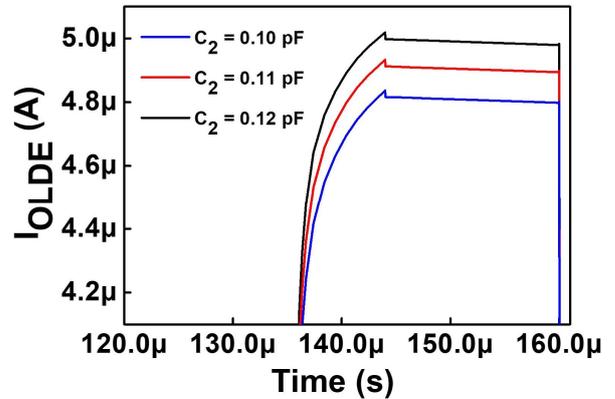


그림 8. C_2 용량 별 TFT 전류
Fig. 8. TFT currents for various C_2 .

스트레처블 디스플레이를 포함한 AMOLED 패널에서 각 화소의 배선 저항은 전원과의 거리에 의해 결정된다. 각기 다른 배선 저항은 전압 강하로 인해 각 화소에 다른 전원 전압을 공급하게 되며, 전류 구동 소자인 OLED의 광도는 위치별로 차이가 발생해 불균일한 휘도의 원인이 된다. 제안된 화소 회로의 I-R drop에 의해 발생한 휘도 변화에 대한 보상 능력을 평가하기 위해 V_{DD} 를 변화시키며 화소 회로의 Node P 전압과 OLED 전류를 확인하였다.

표 3과 그림 9는 I-R drop이 발생했을 때의 Node P 전압을 나타낸다. V_{DD} 라인에 I-R drop이 발생했을 때, Node P에 더해지는 전압은 식 (4)에 의해 정해진다. 시뮬레이션 결과, V_{DD} 에 각각 9V, 8V, 7V만큼 인가되었을 때의 Node P 전압이 각각 10.04 V, 10.43 V, 10.78 V로 계산되었다.

제안된 보상 화소 회로의 OLED 전류 보상 능력의 평가를 위해서, 일반적인 화소 회로 (2T1C)와^[16] 제안된 화소 회로를 비교하였다. 그림 10은 V_{DD} 전압 변화에 대한 2T1C 화소 회로와 제안된 화소 회로의 전류 변화를 나타내며 표 4에 비교 결과를 정리하였다.

4 V의 I-R drop이 발생했을 때 일반적인 화소 회로의 OLED 전류는 4.85 μ A에서 2.70 μ A로 44.3 % 감소했으며, 제안된 보상 화소 회로는 5.00 μ A에서 3.77 μ A로 24.6 % 감소했다. 또한, 2.3 V의 I-R drop이 발생했

표 3. V_{DD} 별 Node P 전압

Table 3. Node P voltages for various V_{DD} 's.

V_{DD}	$V_{Node P}$	Increase rate
9 V	10.04 V	-
8 V	10.43 V	3.88 %
7 V	10.78 V	7.37 %

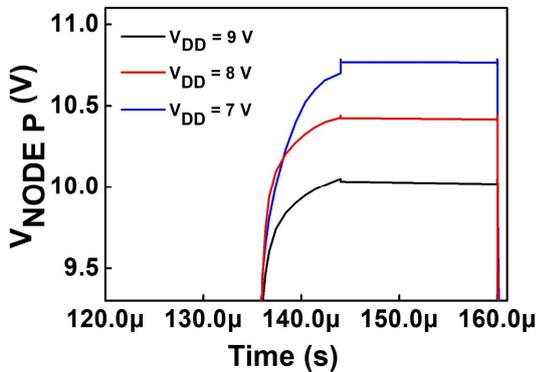


그림 9. V_{DD} 별 Node P 전압

Fig. 9. Node P voltages for various V_{DD} 's.

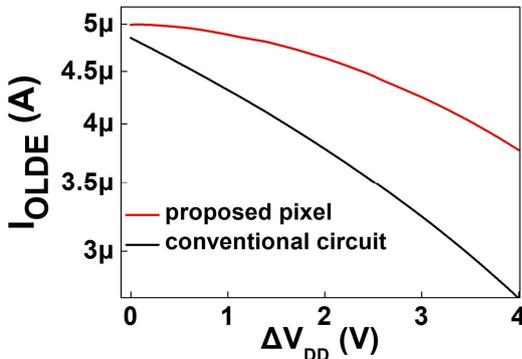


그림 10. 일반적인 화소 회로와 제안된 보상 화소 회로의 V_{DD} 감소에 따른 OLED 전류 변화

Fig. 10. OLED current comparison between conventional and the proposed pixel circuits.

표 4. I-R drop에 따른 전류 비교

Table 4. Current comparison for I-R drop.

ΔV_{DD}	0 V	4 V	Decrease rate
Conventional pixel circuit [16]	4.85 μ A	2.70 μ A	44.3 %
Proposed pixel circuit	5.00 μ A	3.77 μ A	24.6 %

을 때 일반적인 화소 회로의 OLED 전류는 25.36% 감소한 반면, 제안된 화소 회로는 9.31% 감소했다.

V. 결론

본 연구에서는 기관 면적의 증가와 I-R drop에 의한 휘도 감소를 보상할 수 있는 스트레처블 AMOLED 디스플레이 화소 회로를 제안하였다. 스트레처블 디스플레이의 휘도는 디스플레이 기관 면적이 늘어나면 면적에 반비례하여 감소한다. 제안된 화소 회로는 면적에 비례하여 증가하는 스트레칭 커패시터 C_S 의 정전 용량이 20% 증가했을 때 전류가 3%만큼 증가하며 휘도 감소를 보상한다. AMOLED 패널의 전원 배선에서는 화소와 전원 단자와의 거리 차이로 인한 I-R drop이 발생하며 디스플레이 휘도의 불균일로 이어진다. 제안된 보상 화소 회로는 부트스트래핑을 이용해 V_{DD} 가 감소할 때 T2의 게이트 전압을 보상하며, 2.3V의 I-R drop이 발생했을 때 전류가 10% 이하로 감소하며 휘도 감소를 보상한다. 제안된 화소 회로는 기관 면적의 증가뿐만 아니라 I-R drop에 의한 디스플레이 휘도 감소를 보상할 수 있으며 스트레처블 AMOLED 디스플레이에 적용하여 기관 면적의 연신과 I-R drop에 의한 휘도 감소를 줄일 수 있다.

감사의 글

이 연구는 2022년도 산업통상자원부 및 산업기술평가관리원(KEIT) 연구비 지원에 의한 연구임(20012556).

REFERENCES

- [1] J. H. Hong, J. M. Shin, G. M. Kim, H. Joo, G. S. Park, I. B. Hwang, M. W. Kim, W. S. Park, H. Y. Chu, and S. Kim, "9.1-inch Stretchable AMOLED Display Based on LTPS Technology," J. Soc. Inf. Disp. Vol. 25, no. 3, pp. 194-199, 2017.
- [2] S. Kwon, Y. H. Hwang, M. Nam, H. Chae, H. S. Lee, Y. Jeon, S. Lee, C. Y. Kim, S. Choi, E. G. Jeong, and K. C. Choi, "Recent Progress of Fiber Shaped Lighting Devices for Smart Display Applications - A Fibertronic Perspective," Adv. Mater. Vol. 32, no. 5, pp. 1903488(1)-1903488(2), 2019.
- [3] T. Sekitani, H. Nakajima, H. Maeda, T. Fukushima, T. Aida, K. Hata, and T. Someya, "Stretchable Active-Matrix Organic Light-Emitting Diode Display Using Printable Elastic Conductors.," Nat. Mater Vol. 8, no. 6, pp.

- 494-499 (2009).
- [4] S. M. Lee, J. H. Kwon, S. Kwon, and K. C. Choi, "A Review of Flexible OLEDs Toward Highly Durable Unusual Displays," *IEEE Transactions on Electron Devices* Vol. 64, no. 5, pp. 1922-1931, 2017.
- [5] E. G. Jeong, J. H. Kwon, K. S. Kang, S. Y. Jeong, and K. C. Choi, "A Review of Highly Reliable Flexible Encapsulation Technologies Towards Rollable and Foldable OLEDs," *J. Inf. Disp.* Vol. 21, no. 1, pp. 19-32, 2020.
- [6] S. Kwon, H. Kim, S. Choi, E. G. Jeong, D. Kim, S. Lee, H. S. Lee, Y. C. Seo, and K. C. Choi, "Weavable and Highly Efficient Organic Light-Emitting Fibers for Wearable Electronics: a Scalable, Low-Temperature Process," *Nano Lett.* Vol. 18, no. 1, pp. 347-356, 2018.
- [7] B. K. Sharma and J. H. Ahn, "Flexible and Stretchable Oxide Electronics," *Adv. Electron. Mater.* Vol. 2, no. 8, pp. 1600105(1)-1600105(17), 2016.
- [8] J. Y. Noh, D. M. Han, W. C. Jeong, J. W. Kim, and S. Y. Cha, "Development of 55" 4K UHD OLED TV Employing the Internal Gate IC with High Reliability and Short Channel IGZO TFTs," *J. Soc. Info. Disp.* Vol. 26, no 1, pp. 36-41, 2018.
- [9] M.-S. Kang, S.-M. Park, I.-H. Kang, S.-H. Hwang, Y.-J. Beak, and B. S. Bae, "Stretching Compensation Pixel Circuit for AMOLED," *SID Symp. Dig. Tech. Papers* Vol. 50, no. 1, pp. 1345-1348, 2019.
- [10] J. Kang, K. Kang, J. H. Park, K. Park, and S. Y. Lee, "A New Pixel Circuit Compensating for Strain-Induced Luminance Reduction in Stretchable Active-Matrix Organic Light Emitting Diode Displays," *IEEE Electron Device Lett.* Vol. 42, no. 9, pp. 1350-1353, 2021.
- [11] C. Guillén, and J. Herrero, "TCO/metal/TCO Structures for Energy and Flexible Electronics," *Thin Solid Films* Vol. 520, no. 1, pp. 1-17, 2011.
- [12] J. Yum, Y. H. Yu, H. Park, H. Lim, and J. Y. Lee, "A Novel Method to Reduce Luminance Variation Due to IR-drop in Active Matrix OLED Displays, 2020 IEEE International Conference on Consumer Electronics (ICCE), pp. 1-4, 2020.
- [13] J. P. Lee, H. S. Jeon, D. S. Moon, and B. S. Bae, "Threshold Voltage and I-R drop Compensation of an AMOLED Pixel Circuit Without a VDD Line," *IEEE Electron Device Lett.* Vol. 35, no. 1, pp. 72-74, 2014.
- [14] H. S. Kang and D. H. Woo, "Design of Low Power LTPS AMOLED Panel and Pixel Compensation Circuit with High Aperture Ratio," *Semiconductor and Devices* Vol. 47, no. 10, pp. 34-41, 2010.
- [15] J. H. Lee, D. H. Kim, J. W. Yang, K. C. Moon, S. -Y. Lee, J. H. Jeon, Y. S. Kim, and K. C. Park, "Correlation between the Compensation Time and the Current Deviation of Organic LED Pixel Circuit," *J. Soc. Inf. Display* Vol. 28, no. 11, pp. 1-10, 2020.
- [16] A. Nathan, G. R. Chaji, and S. J. Ashtiani, "Driving Schemes for a-Si and LTPS AMOLED Displays," *J. Disp. Tech.* Vol. 1, no. 2, pp. 267-277, 2005.

저 자 소 개



이 혁 수(비회원)
2021년 호서대학교 디지털
디스플레이 공학과 학사.
2022년 2월 현재 호서대학교
전자 디스플레이 공학과
석사 과정.

<주관심분야: 산화물 반도체, 디스플레이 화소 회로, 게이트 드라이버>



이 종 모(비회원)
2009년 호서대학교 디지털
디스플레이 공학과 학사.
2011년 호서대학교 디지털
디스플레이 공학과 석사.
2021년 호서대학교 반도체
디스플레이 공학과 박사.

<주관심분야: 산화물 반도체, High-k 절연체>



우 재 근(비회원)
2021년 호서대학교 디지털
디스플레이 공학과 학사.
2021년 호서대학교 전자
디스플레이 공학과 석사.

<주관심분야: 산화물 반도체, High-k 절연체>



강 서 진(비회원)
2021년 호서대학교 전자
디스플레이 공학과 학사.
2022년 2월 현재 호서대학교
전자 디스플레이 공학과
석사.

<주관심분야: 산화물 반도체, 디스플레이 화소 회로, 게이트 드라이버>



유 은 성(비회원)
2021년 호서대학교 광전자
디스플레이 공학과 학사.
2022년 2월 현재 호서대학교
전자 디스플레이 공학과
석사 과정.

<주관심분야: 산화물 반도체, High-k 절연체, 박막트랜지스터>



정 찬 민(비회원)
2022년 2월 현재 호서대학교
디지털 디스플레이 공학과
학사 과정.

<주관심분야: 산화물 반도체, High-k 절연체>



김 민 성(비회원)
2022년 2월 현재 호서대학교
디지털 디스플레이 공학과
학사 과정.

<주관심분야: 산화물 반도체, High-k 절연체>



배 병 성(정회원) - 교신저자
1984년 서울대학교 원자공학과
학사 졸업.
1991년 한국과학기술원, 물리학과
박사
1991~1998 삼성전자 수석연구원
1998~1999 모스크바대학
방문연구원

2000~2004 일진디스플레이연구소장
2004~2005 경희대학교 객원교수
2006~현재 호서대학교 전자및디스플레이공학부
교수

2014~현재 Electronics Materials Letters 편집위원
2015~2016 한국정보디스플레이학회 부회장

<주관심분야: 디스플레이, 센서, 박막트랜지스터, 박막트랜지스터 회로>