

LDD구조에서 effective channel length

추출 방법에 관한 연구

Extraction Method of Effective Channel Length in LDD Structure

이현정, 김진형, 윤한섭, 배병성*
H.J. Lee, J.H.Kim, H.S.Yoon, B.S.Bae

ABSTRACT

A new improved method for extracting the effective channel length and the source-drain series resistance is presented along with experimental results verifying its accuracy. The measurements have been done on four LDD MOSFETs which are identical except for their channel lengths. It is shown that effective channel length and source-drain series resistance of an LDD device are dependent on the gate voltage. Also, we could obtain the reduced field effect mobility, low field channel mobility, and mobility degradation coefficient.

요 약

본 논문에서는 effective channel length와 소오스-드레인의 series 저항을 전기적인 방법으로 측정하는 방법들에 대하여 고찰하고 LDD 구조의 MOSFET에서 새로운 측정방법을 제시하였다. channel의 길이만 다른 4개의 MOSFET을 택하여 새로운 방법을 가지고 L_{eff} 와 R_s 값을 구하여 이들의 gate voltage에 대한 전기적인 의존도를 구하였다. 또한 gate voltage에 따른 surface field mobility, μ_s 의 감소를 구하여 low field channel mobility와 mobility degradation coefficient를 구할 수 있었다.

I. 서 론

집적회로 제조기술의 급속한 발전과 함께 집적도가 크게 증가하여 MOSFET의 channel 길이가 점점 작아짐에 따라 소자의 특성분석과 process control을 하는데 정확한 유효 channel 길이(L_{eff})와 직렬저항(R_s) 결정이 요구된다.¹⁾⁻⁸⁾

소자의 L_{eff} 와 R_s 값을 구하기 위하여 channel의 capacitance, 또는 저항을 측정하여 구하는 방법 등이 제시되었다.¹⁾⁻⁸⁾ 그 중 저항값을 이용하는 방법은 그 측정의 간단함과 L_{eff} 와 R_s 를 동시에 구할 수 있다는 장점으로 인해 널리 사용되어 왔다. 그러나 LDD 소자에

서 L_{eff} 와 R_s 값은 gate 전압에 더 이상 독립적이지 않고 강한 의존도를 가지고 있으므로 종래의 방법을 가지고는 정확한 L_{eff} 와 R_s 값을 구할 수 없다.⁷⁾⁻⁸⁾

따라서 본 논문에서는 종래의 방법들을 고찰하여 오차의 원인을 밝히고 이러한 문제점을 극복하기 위하여 새로운 방법을 제시하여 L_{eff} 와 R_s 를 구하고, 또 gate 전압에 대한 이들 두 값의 의존도를 실험적으로 구하였다. 마지막으로 본 연구소에서 HP4026B를 이용하여 측정하는 PCM 자료의 $2*LD$ (lateral diffusion)값과 비교하여 LDD구조와 conventional 구조를 갖는 sub-micron device에서 정확한 L_{eff} 와 R_s 값을 구할 수 있는 측정방법을 제시하고자 한다.

반도체연구소 소자특성연구부
Semiconductor Research & Development Lab.

* 한국과학기술원 물리학과 박사과정

II. 종래의 방법들에 대한 고찰

I-V 특성으로부터 정확한 유효 channel 길이를 구하기 위하여 직렬저항, R_s 와 channel 저항, R_{ch} 의 구분을 주장하면서 다양한 방법들이 제시되어왔다. Terada와 Muta(1), Peng(5), Whitfield(4)는 MOSFET의 같은 model로부터 다른 표현 방법을 가지고 구했고 Sucju와 Johnston (2), De La Moneda (3)는 Channel에 평행한 방향의 전계에 의한 mobility degradation 식을 model식에 첨가하였다.

II-1. Terada and Muta method [1]

Channel의 총 저항값, R_M 을 gate 전압에 따라 변하는 intrinsic channel resistance, R_i 와 이외의 모든 저항을 포함하는 external resistance, R_{ext} 로 나누면

$$R_M = R_i + R_{ext} \quad (1)$$

로 쓸 수 있다.

식 (1)에서 R_i 는 L_{eff} 에 비례하고 gate전압에 따라 변하는 반면에 R_{ext} 는 일정한 값을 갖는 양이라고 가정하고

선형영역에서 R_i 를

$$R_i = R_{sh} \cdot L_{eff}/W \quad (2)$$

정의하였다.

여기에서 R_{sh} 는 channel의 sheet resistance를 나타내는데 같은 gate전압에서는 모든 소자에서 같은 값을 갖는다.

L_{eff} 를 결정하기 위해 mask size(L_{MK})와 L_{eff} 의 차이를

$$2 * LD = L_{eff} - L_{MK} \quad (3)$$

이라고 하면

LD는 같은 공정을 거친 모든 소자에서 같은 값을 가진다고 가정하여 식 (1)에 식(2), (3)을 대입하면 R_M 은

$$R_M = B + (R_{sh}/W)L_{MK} \quad (4)$$

$$B = R_{ext} + 2*LD \cdot (R_{sh}/W) \quad (5)$$

나타낼 수 있다. B는 일정한 gate 전압에서 상수이다. 따라서 gate 전압의 변화에 따라 B값과 R_{sh}/W 를 구하여 X축을 R_{sh}/W 로 하고 Y축을 B로 하여 그림을 그리면 [그림 (1)] 식 (5)에서 알 수 있듯이 절편으로부터 R_{ext} 와 기울기로부터 $2*LD$ 값을 구할 수 있다.

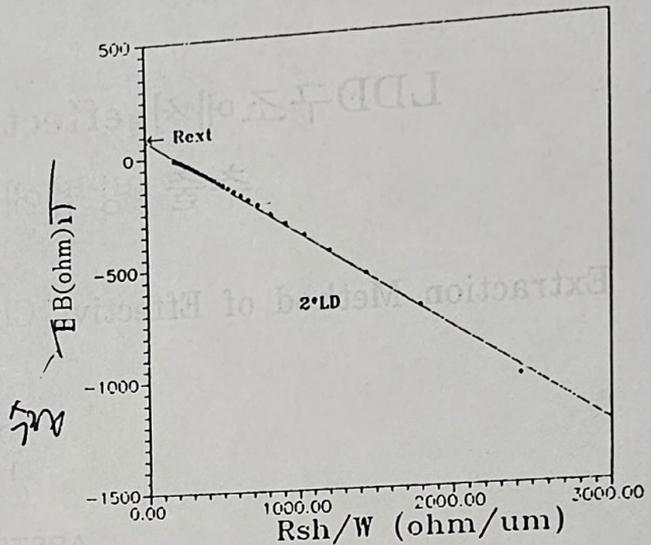


Fig. 1 B vs. R_{sh}/W for the measurement of $2*LD$ and R_s in LDD NMOS with $W=15 \mu m$ and $T_{ox}=200 \text{ \AA}$.

II-2. Suci and Johnston method [2]

선형영역에서 I-V 특성식은, 작은 Drain 전압에 대해 근사하면

$$I_{ds}' = \beta (V_{GS}' - V_T)V_{DS}' \quad (6)$$

으로 쓸 수 있다.

V_{GS}' 와 V_{DS}' 는 그림 (2)과 같이 R_s 로 인한 전압강하를 고려한 유효 전압을 나타낸 것이며

$$R_s = R_{SS} + R_{DS} \quad (7)$$

$$V_{GS}' = V_{GS} - I_{DS}R_{SS} \quad (8)$$

$$V_{DS}' = V_{DS} - I_{DS}R_{SD} \quad (9)$$

이다.

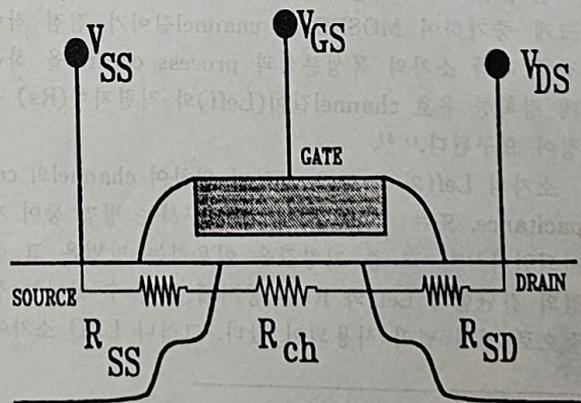


Fig. 2 LDD MOSFET with source/drain series resistance.

β 는 Gate 전압에 따른 Mobility Degradation을 고려하여

$$\beta = \frac{\beta_0}{1 + \theta(V_{GS} - V_T)} \dots\dots\dots (10)$$

로 나타내었다.

여기에서 β_0 는

$$\beta_0 = \mu_0 C_{OX} \frac{W_{eff}}{L_{eff}}$$

이고 θ 는 Mobility Degradation을 나타내는 계수이고 μ_0 는 Low Field Channel Mobility를 나타낸다.

위의 관계식 (7), (8), (9), (10)을 식 (6)에 대입하면 다음과 같은 I_{DS} 에 대한 2차 식을 얻을 수 있다.

$$I_{DS}^2(\theta + \beta_0 R_s) R_{ss} - I_{DS}[(\theta + \beta_0 R_s)(V_{GS} - V_T) + 1] + I_{DS} \beta_0 R_{ss} V_{DS} - \beta_0 V_{DS}(V_{GS} - V_T) = 0 \dots\dots\dots (11)$$

$R_{ss} V_{DS} \ll R_s(V_{GS} - V_T)$ 으로 가정하면 식(11)에서 세번째 항을 무시할 수 있으므로 I_{DS} 에 대한 이차식이 되어 이를 풀면

$$I_{DS} = \frac{1 + A(V_{GS} - V_T) - \{[1 + A(V_{GS} - V_T)]^2 - 4R_{ss}A\beta_0(V_{GS} - V_T)V_{DS}\}}{2AR_{ss}} \dots\dots\dots (12)$$

를 얻을 수 있다.

여기에서 A 는 $A = \theta + \beta_0 R_s$ 이다.

V_{DS} 가 작을 때 ($V_{DS} = 0.1$ V) 일반적으로 $4\beta_0 R_{ss} \ll 1$ 이므로 제곱근 항을 근사하면

$$[1 + A(V_{GS} - V_T)] \left[1 - \frac{1}{2} \frac{4R_{ss}A\beta_0(V_{GS} - V_T)V_{DS}}{(1 + A(V_{GS} - V_T))^2} \right] \dots\dots\dots (13)$$

가 된다.

식(13)을 식 (12)에 대입하여 정리하면

$$I_{DS} = \frac{\beta_0(V_{GS} - V_T)}{1 + A(V_{GS} - V_T)} V_{DS} \dots\dots\dots (14)$$

를 얻을 수 있다.

식 (14)를 다음과 같이 써서 E 라는 값을 정의하여

$$\frac{(V_{GS} - V_T)}{I_{DS}/V_{DS}} = \frac{1 + A(V_{GS} - V_T)}{\beta_0} \equiv E \dots\dots\dots (15)$$

Gate 전압의 변화에 대하여 각 소자별로 $E(E \equiv R_M * (V_{GS} - V_T))$ 를 구하여 Y 절편으로부터 $1/\beta_0$ 를 구할 수 있다.

그런데

$$\frac{1}{\beta_0} = \frac{L_{eff}}{\mu_0 C_{OX} W_{eff}} = \frac{(L_{MK} - 2*LD)}{\mu_0 C_{OX} W_{eff}} \dots\dots\dots (16)$$

이므로 각 소자에서 구한 $1/\beta_0$ 값을 L_{MK} 를 X축으로 하여 그리면 X축과 만나는 교점에서 $2*LD$ 값을 [그림 (3)] 구할 수 있다.

한편 식(15)에서 E 를 gate 전압에 대하여 미분을 하면

$$\frac{dE}{dV_{GS}} = \frac{A}{\beta_0} = R_s + \frac{\theta}{\beta_0} \dots\dots\dots (17)$$

이므로 $1/\beta_0$ 과 dE/dV_{GS} 에 대하여 그리면 그림 (4)에서 보듯이 Y절편으로부터 R_s 값을 구할 수 있다.

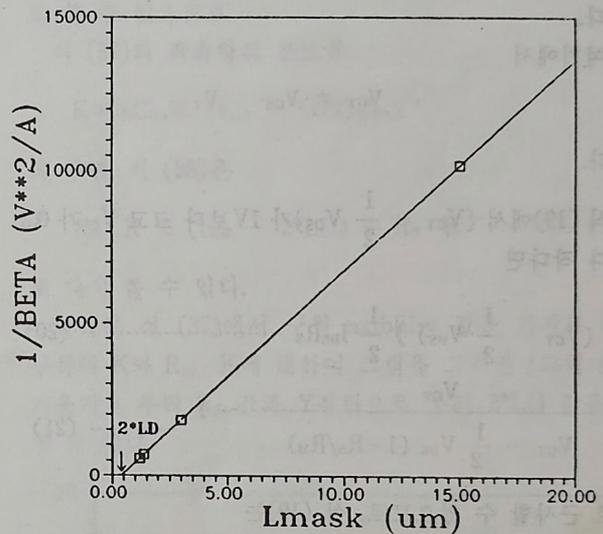


Fig. 3 1/BETA vs. channel length in mask level Lm for the measurement of 2*LD in LDD NMOS with W=15 μ m and Tox=200 \AA .

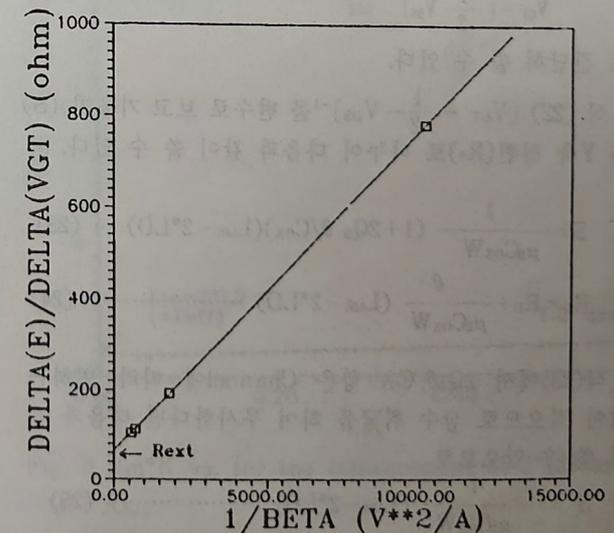


Fig. 4 DELTA(E)/DELTA(VGT) vs. 1/BETA for the measurement of R_s in LDD NMOS with W=15 μ m and Tox=200 \AA .

II-3. De La Moneda et al. method [3]

이 방법은 channel 가장자리에서 bulk charge(Q_B)로 인한 normal electric field의 영향으로 mobility가 감소하는 것을 고려하여 I_{DS} 특성식을 선형영역에서 다음과 같이 나타내었다.

$$I_{DS} = \frac{\mu_0 C_{OX}}{1 + \theta(V_{GS} - V_T + 2Q_B/C_{OX})} \cdot \frac{W}{(L_{MK} - 2*LD)} (V_{GS} - V_T - (1/2)V_{DS}) V_{DS} \quad (18)$$

측정 저항, R_M은 R_S 값을 고려하여 다시 쓰면

$$R_M = R_S \frac{L_{MK} - 2*LD}{\mu_0 C_{OX} W} \frac{1 + \theta(V_{GT} + 2Q_B/C_{OX})}{V_{GT} - (1/2)(V_{DS} - I_{DS}R_S)} \quad (19)$$

이다.

여기에서

$$V_{GT} \equiv V_{GS} - V_T$$

이다.

식 (19)에서 $[V_{GT} - \frac{1}{2} V_{DS}]$ 가 1V보다 크고 V_{DS}가 0.2보다 작다면

$$(V_{GT} - \frac{1}{2} V_{DS}) \gg \frac{1}{2} I_{DS}R_S \quad (20)$$

$$\frac{V_{GT}}{V_{GT} - \frac{1}{2} V_{DS} (1 - R_S/R_M)} \sim 1 \quad (21)$$

으로 근사할 수 있으므로, 식 (19)는

$$R_M = R_S + \frac{\theta}{\mu_0 C_{OX} W} (L_{MK} - 2*LD) + \frac{1}{\mu_0 C_{OX} W} (1 + \frac{2Q_B\theta}{C_{OX}}) (L_{MK} - 2*LD) \cdot \frac{1}{V_{GT} - (\frac{1}{2} V_{DS})} \quad (22)$$

로 간단히 쓸 수 있다.

식 (22) $[V_{GT} - \frac{1}{2} V_{DS}]^{-1}$ 를 변수로 보고 기울기 (S)와 Y축 절편(R₀)로 나누어 다음과 같이 쓸 수 있다.

$$S = \frac{1}{\mu_0 C_{OX} W} (1 + 2Q_B\theta/C_{OX})(L_{MK} - 2*LD) \quad (23)$$

$$R_0 = R_S + \frac{\theta}{\mu_0 C_{OX} W} (L_{MK} - 2*LD) \quad (24)$$

식(23)에서 $2Q_B\theta/C_{OX}$ 항은 Channel에 따라 변하는 양이 적으므로 상수 취급을 하여 무시한다면 다음과 같이 쓸 수 있으므로

$$S = \frac{1}{\mu_0 C_{OX} W} (L_{MK} - 2*LD) \quad (25)$$

$$R_0 = R_S + \theta_s \quad (26)$$

그림 (5)와 같이 각 소자로 부터 S 값과 R₀값을 구하여 2*LD와 R_S 값을 얻을 수 있다. [그림 (6), (7)].

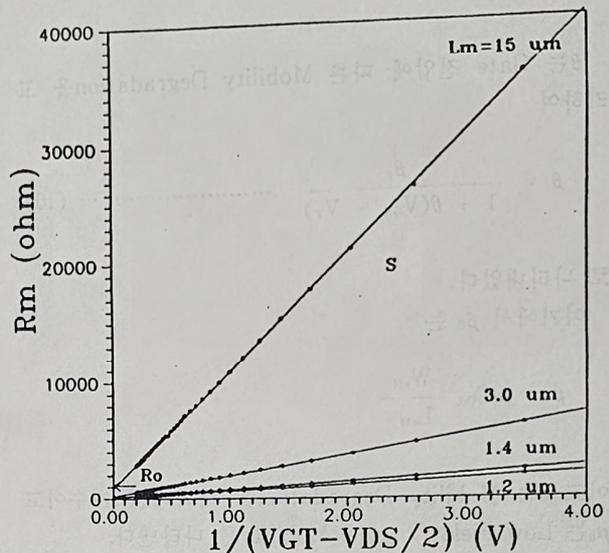


Fig. 5 Measured resistance, R_m vs. 1/(V_{GT} - V_{DS}/2) with different channel lengths and W = 15 μm.

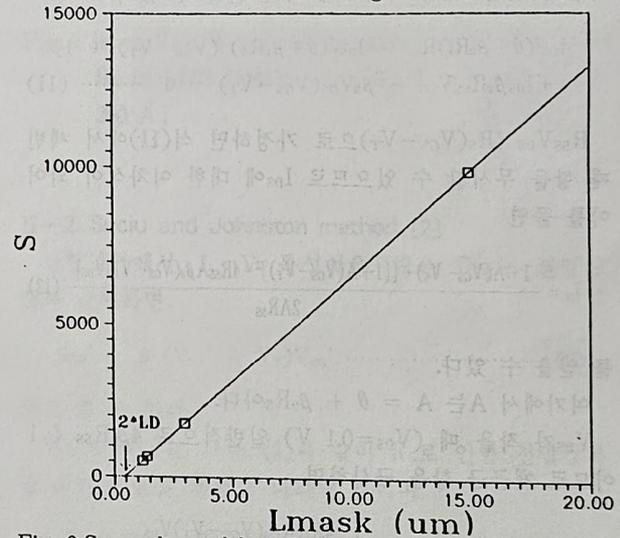


Fig. 6 S vs. channel lengths in mask level L_m for the measurement of 2*LD.

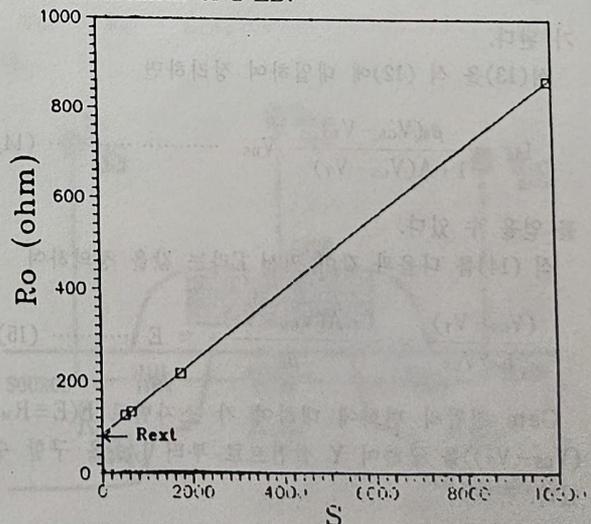


Fig. 7 R₀ vs. with channel lengths in mask level L_m for the measurement of R_S.

II-4. Whitfield method [4]

선형영역에서 같은 공정을 거친 두 소자에 대하여 $I_{DS} - V_{DS}$ 특성식은 다음과 같이 쓸 수 있다.

$$I_{DS1}' = \mu_s C_{OX} \frac{W_1}{L_1 - 2*LD} [V_{GT} - \frac{1}{2} V_{DS}] V_{DS1}' \dots (27)$$

$$I_{DS2}' = \mu_s C_{OX} \frac{W_2}{L_2 - 2*LD} [V_{GT} - \frac{1}{2} V_{DS}] V_{DS2}' \dots (28)$$

$$V_{DS1}' = V_{DS} - I_{DS1} R_S \dots (29)$$

$$V_{DS2}' = V_{DS} - I_{DS2} R_S \dots (30)$$

두 소자가 같은 channel 넓이를 가지면 ($W_1 = W_2$) sourcedrain 전류비에서 다음과 같은 관계식을 얻을 수 있다.

$$\frac{I_{DS1}'}{I_{DS2}'} = \left[\frac{L_2 - 2*LD}{L_1 - 2*LD} \right] \cdot \left[\frac{(V_{DS} - I_{DS1} R_S)}{(V_{DS} - I_{DS2} R_S)} \right] \dots (31)$$

이다.

여기서 몇가지 매개 변수를 다음과 같이 정의하여

$$R_{DS1} = V_{DS1}' / I_{DS1} \dots (32)$$

$$R_{DS2} = V_{DS2}' / I_{DS2} \dots (33)$$

$$\delta R_{DS} = R_{DS2} - R_{DS1} \dots (34)$$

$$\delta L = L_2 - L_1 \dots (35)$$

식 (31)에 대입하여 정리하면

$$\delta R_{DS} = \left[\frac{\delta L}{(L_1 - 2*LD)} \right] (R_{DS1} - R_S) \dots (36)$$

을 얻을 수 있다.

따라서 channel 길이가 L_1 인 Device의 측정 저항값을 X축으로 하고 channel 길이가 L_2 인 측정 저항값과의 차를 Y축으로 하여 그리면 그림(8)과 같이 기울기와 절편으로부터 $2*LD$ 와 R_S 값을 얻을 수 있다.

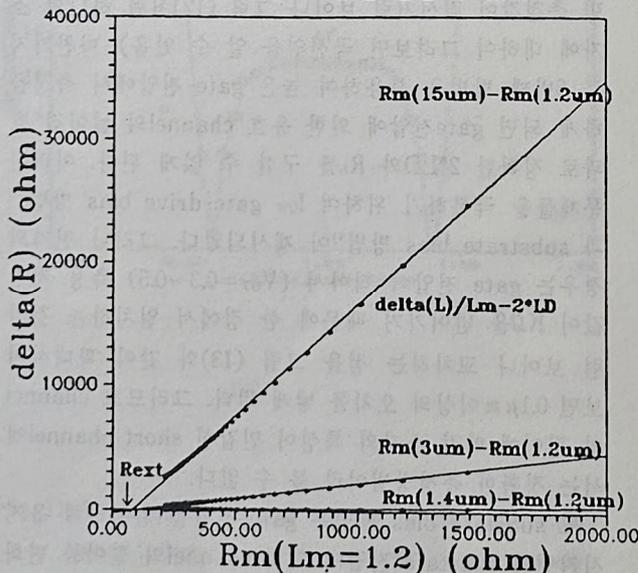


Fig. 8 DELTA(Rm) vs. channel length in mask level $L_m = 1.2 \mu m$ for the measurement of $2*LD$ and R_S .

II-5. Peng et al. method [5]

Whitfield 방법과 마찬가지로 channel 길이만 다른 두 소자에 대한 $I - V$ 특성식 식(27), (28)을 이용하여, 두 소자의 mobility가 같다고 가정하면 Vertical field mobility에 대하여 다음과 같은 식을 얻을 수 있다.

$$\mu_s = \frac{I_{DS1} I_{DS2} (L_1 - L_2)}{C_{OX} W (V_{GT} - (1/2) V_{DS}) V_{DS} (I_{DS2} - I_{DS1})} \dots (37)$$

측정저항 R_M 은

$$R_M = V_{DS} / I_{DS} = \frac{L_M - 2*LD}{\mu_s C_{OX} W (V_{GT} - (1/2) V_{DS})} + R_S \dots (38)$$

로 쓸 수 있으므로

식 (38)의 좌측항의 분모를

$$K \equiv \mu_s C_{OX} W [V_{GT} - (1/2) V_{DS}]^{-1}$$

라 두면, 식 (38)은

$$R_M \cdot K \equiv (L_{MK} - 2*LD) + R_S \cdot K \dots (39)$$

로 다시 쓸 수 있다.

따라서 식 (37)에서 구한 mobility 값을 가지고 K를 구하여 K와 $R_M \cdot K$ 에 대하여 그림을 그리면 [그림 (9)] 기울기로 부터 R_S 값과 Y절편으로부터 $2*LD$ 값을 구할 수 있다.

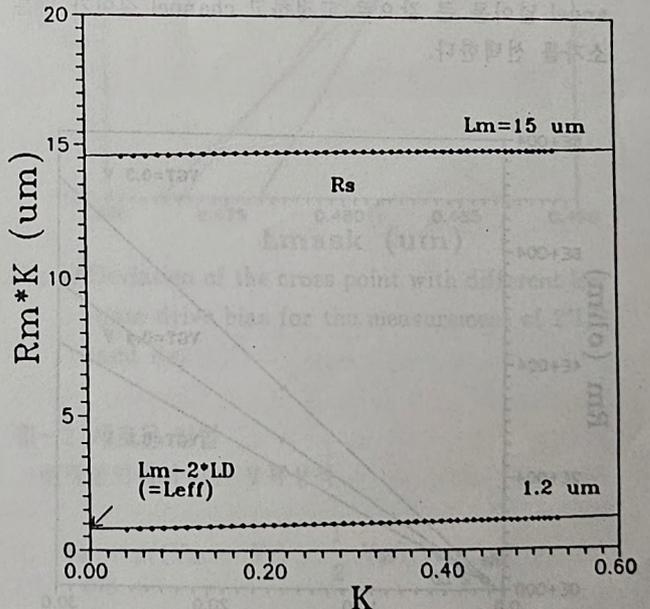


Fig. 9 $R_M \cdot K$ vs. for the measurement of $2*LD$ and R_S .

II-6. PCM에서 $2*LD$ 측정 방법 [6]

Device의 $I - V$ 특성식은 R_S 로 인한 전압강하를 고려하면

$$I_{DS}' = \mu_s C_{OX} \frac{W_{eff}}{L_{eff}} \left[V_{GS}' - V_T - \frac{1}{2} V_{DS} \right] V_{DS}' \dots (40)$$

이다.

Channel 저항(R_{ch})은

$$R_{ch} = \frac{V_{DS}}{I_{DS}} = \frac{L_{eff}}{\mu_s C_{OX} W_{eff} \left[V_{GS} - V_T - (1/2)V_{DS} \right]} \dots (41)$$

이므로

측정저항 R_m 은

$$R_m = \frac{V_{DS}'}{I_{DS}'} = R_{ch} + R_s \dots (42)$$

이다.

식 (41)을 식(42)에 대입하면

$$R_m = A(L_{MK} - 2*LD) + R_s \dots (43)$$

으로 쓸 수 있다.

여기서

$$A = \left\{ \mu_0 C_{OX} W_{eff} \left[V_{GS} - V_T - (1/2)V_{DS} \right]^{-1} \right\} \dots (44)$$

$$L_{eff} = L_{MK} - 2*LD \dots (45)$$

이고, A는 일정한 gate 전압에서 각각의 소자에서 같은 값을 가지며 L_{MK} 는 mask-level channel 길이를 나타낸다. 이때 narrow-width effect를 피하기 위하여 channel 넓이를 큰 값으로 고정하고 channel 길이가 다른 소자를 선택한다.

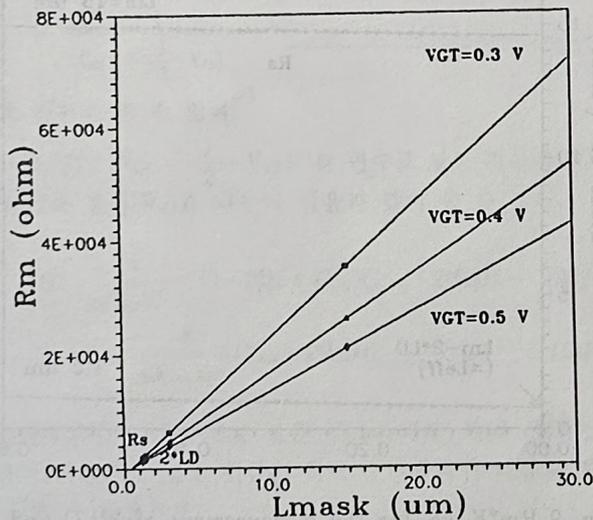


Fig. 10 Measured resistance, R_m vs. channel lengths in mask level L_m with different high gate drive bias for the measurement of $2*LD$ and R_s from the cross point

또 mobility(μ_s)와 threshold voltage(V_T)는 gate 전압 및 L_{eff} 의 함수이므로 이 변수들에 의한 효과를 최소화 하기 위해 작은 drain 전압과 높은 gate 전압에서 측정한다. 다른 gate 전압에서 R_s 와 $2*LD$ 가 일정한 값을 가지면 R_m 과 L_{MK} 값에 대해 그리면 교차하는 한 점을 얻을 수 있는데 이 점이 식 (43)에서 보듯이 구하고자 하는 $2*LD$ 과 R_s 값이 된다(그림 (10)).

III. 새로운 방법 및 논의

III-1. 기존 방법들의 문제점

Conventional 소자와는 달리 LDD 소자에서는 gate 전압에 따라 유도된 mobile carriers의 수가 n^- 영역의 주입 농도량과 같이 되어 n^- 영역의 확산전도도와 inversion layer의 전도도가 근사적으로 비슷하게 되어 마치 전류의 흐름은 source와 drain의 lateral spread 가 일어나는 곳부터 inversion layer로 흐르는 것처럼 되어 gate전압이 커짐에 따라 실제의 metallurgical channel 보다 넓어지는 전기적인 유효 channel을 얻게 되고 [그림 (11)] 동시에 R_s 값이 감소되므로 gate 전압에 따라 R_{ch} 와 R_s 값이 동시에 변하게 된다⁶⁾.

그러므로 앞 절에 서술했던 여러 방법에서 처럼 R_s 값을 gate 전압에 독립된 양으로 생각하면 그림 (12)의 경우처럼 LDD device에서 실제의 측정값은 직선이 아니고 gate 전압에 따라 R_s 값의 변화로 인해 $2*LD$ 값이 변하게 되므로 곡선을 형성하게 되어 직선으로 fitting 하면 오차가 발생하게 된다(* 1번째 방법에서 5번째 방법까지 channel의 길이가 다른 소자들의 측정값을 한 그림에 넣기 위해 Y축 범위를 크게 잡아 그림을 그리면 측정값이 직선처럼 보이나 그림 (12)처럼 하나의 소자에 대하여 그려보면 곡선임을 알 수 있음). 마찬가지로 6번째 방법을 사용하여 높은 gate 전압에서 측정을 하게 되면 gate전압에 의한 유효 channel의 넓어짐 효과로 정확한 $2*LD$ 와 R_s 를 구할 수 없게 된다. 이러한 문제들을 극복하기 위하여 low gate drive bias 방법¹⁰⁾과 substrate bias 방법⁹⁾이 제시되었다. 그러나 전자의 경우는 gate 전압이 작아서 ($V_{GT}=0.3\sim 0.5$) 측정 저항 값이 KQ 을 넘어가기 때문에 한 점에서 일치하는 것처럼 보이나 교차하는 점을 그림 (13)와 같이 확대시켜 보면 $0.1\mu m$ 이상의 오차를 낳게 된다. 그러므로 channel의 길이에 따라 소자의 특성이 민감한 short channel에서는 정확한 측정방법이라 볼 수 없다.

또 substrate bias 방법은 gate 전압을 일정하게 유지시키면서 substrate 전압에 의해 channel의 길이를 변화시키면 R_s 변화를 제거할 수 있으므로 metallurgical channel 길이와 거의 같은 L_{eff} 를 구할 수 있다는 방법

이다. 이 경우 substrate 전압이 geometry 효과를 유발하므로 역시 정확한 L_{eff} 를 구하기 어렵다⁷⁾.

따라서 본 논문에서는 위와 같은 오차를 제거하고 정확한 L_{eff} 를 구할 수 있는 방법을 제시하고자 한다.

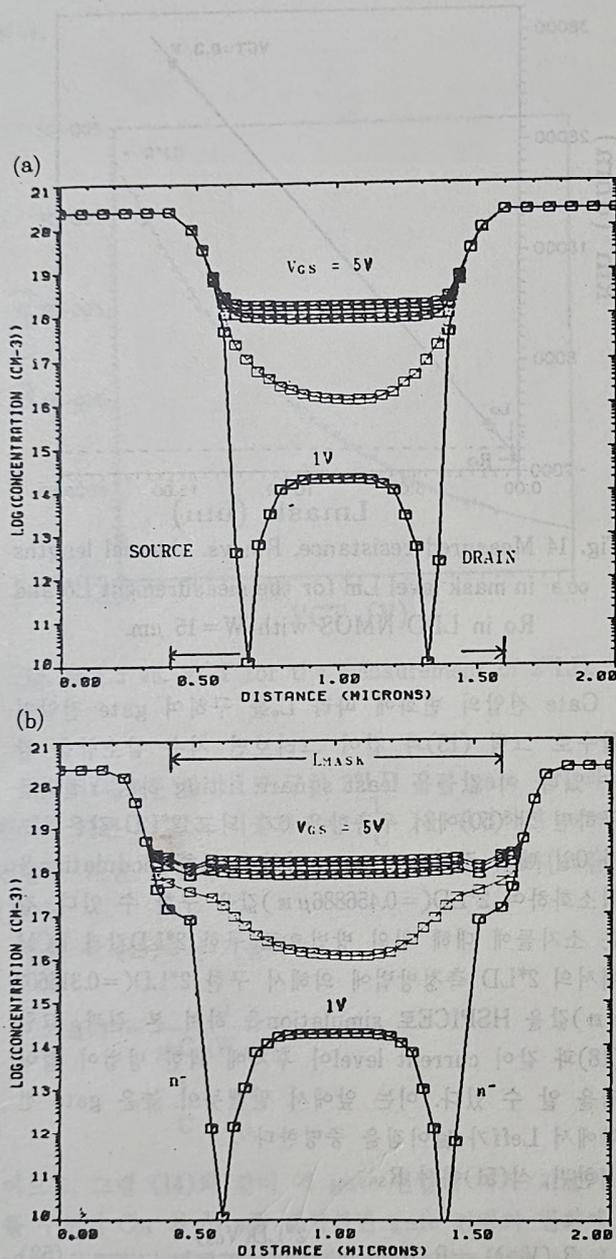


Fig. 11 A schematic plot of doping concentration and gate-induced mobile carrier concentration along the channel in a device with (a) conventional structure and (b) LDD structure

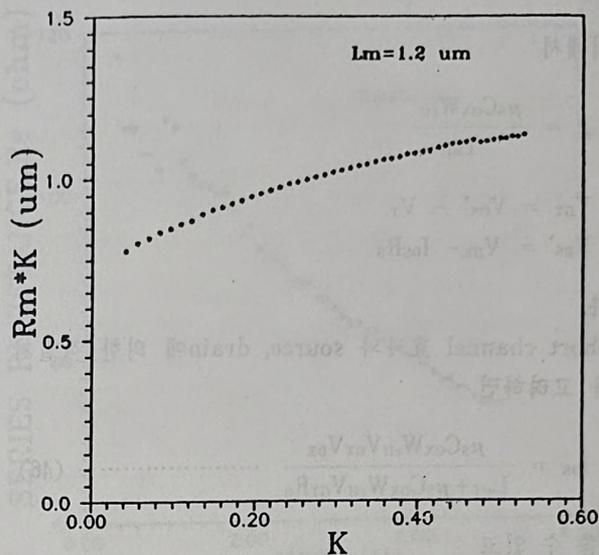


Fig. 12 Slide bending of data point in LDD device by R_s modulation and L_{eff} broadening effect with gate bias (in METHOD4).

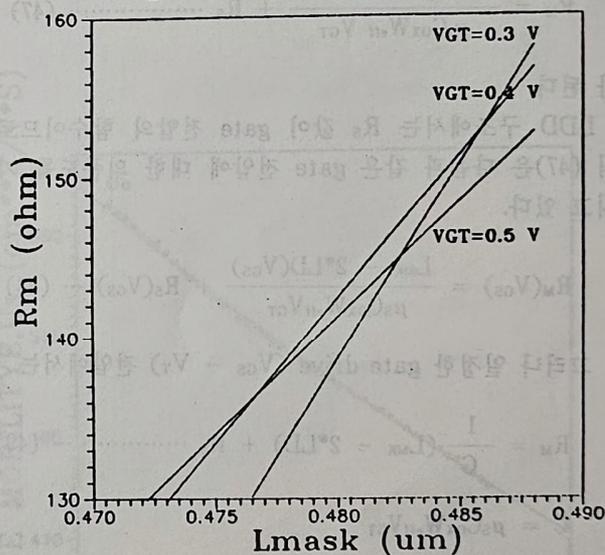


Fig. 13 Deviation of the cross point with different low gate drive bias for the measurement of $2 \cdot L_D$ and R_s .

III-2. 새로운 방법

선형영역에서 I-V 특성식

$$I_{DS} = \beta [(V_{GS} - V_T) - \frac{1}{2} V_{DS}] V_{DS}$$

에서 낮은 drain 전압의 경우, $(V_{GS} - V_T) \gg \frac{1}{2} V_{DS}$ 로 근사하면 $\frac{1}{2} V_{DS}$ 항을 무시할 수 있으므로 다음과 같이 쓸 수 있다.

$$I_{DS}' = \beta V_{GT} V_{DS}'$$

여기에서

$$\beta = \frac{\mu_s C_{ox} W_{eff}}{L_{eff}}$$

$$V_{GT} = V_{GS}' - V_T$$

$$V_{DS}' = V_{DS} - I_{DS} R_s$$

이다.

Short channel 효과와 source, drain에 의한 직렬 저항을 고려하면

$$I_{DS} = \frac{\mu_s C_{ox} W_{eff} V_{GT} V_{DS}}{L_{eff} + \mu_s C_{ox} W_{eff} V_{GT} R_s} \quad (46)$$

로 쓸 수 있고

측정저항, $R_M (= \frac{V_{DS}}{I_{DS}})$ 은

$$R_M = \frac{L_{MK} - 2*LD}{\mu_s C_{ox} W_{eff} V_{GT}} + R_s \quad (47)$$

가 된다.

LDD 구조에서는 R_s 값이 gate 전압의 함수이므로 식 (47)은 다음과 같은 gate 전압에 대한 의존도를 가지고 있다.

$$R_M(V_{GS}) = \frac{L_{MK} - 2*LD(V_{GS})}{\mu_s C_{ox} W_{eff} V_{GT}} + R_s(V_{GS}) \quad (48)$$

그러나 일정한 gate drive ($V_{GS} - V_T$) 전압에서는

$$R_M = \frac{1}{C} (L_{MK} - 2*LD) + R_s \quad (49)$$

$$C = \mu_s C_{ox} W_{eff} V_{GT}$$

로 쓸 수 있다.

Source-drain 사이의 비대칭효과를 줄이기 위해 $V_{DS} = 0.025V$ 로 놓고 channel의 길이가 $1.2\mu m, 1.4\mu m, 3.0\mu m, 15\mu m$ 인 LDD device를 택하여 Gm·max 방법으로 V_{th} 를 측정하여 각 device에 일정한 gate 전압을 가하기 위해 gate drive 전압(V_{GT})로 보정하였다. 또, substrate 전압을 0 Volt로 유지하여 geometry 효과를 최소화하였다. 같은 공정을 거친 channel 넓이가 같은 소자에서 위와 같은 전압조건으로 R_M 값을 측정하여 R_M 과 L_{MK} 에 대하여 그려보면 그림 (14)와 같다. 같은 공정을 거친 소자에서 C값은 근사적으로 상수로 볼 수 있고 일정한 gate drive 전압에서 R_s 와 $2*LD$ 도 상수가 되므로 R_M 과 L_{MK} 에 대한 1차식이 됨을 그림 (14)에서 알 수 있다. 이때 X축과 Y축의 절편을 구하여 그 값을 L_o 와 R_o 라고 하면

$$L_o(V_{GS}) = 2*LD(V_{GS}) - \mu_s C_{ox} W_{eff} R_s V_{GT} \quad (50)$$

$$R_o(V_{GS}) = R_s(V_{GS}) - \frac{2*LD(V_{GS})}{\mu_s C_{ox} W_{eff} V_{GT}} \quad (51)$$

2개의 식을 얻을 수 있다.

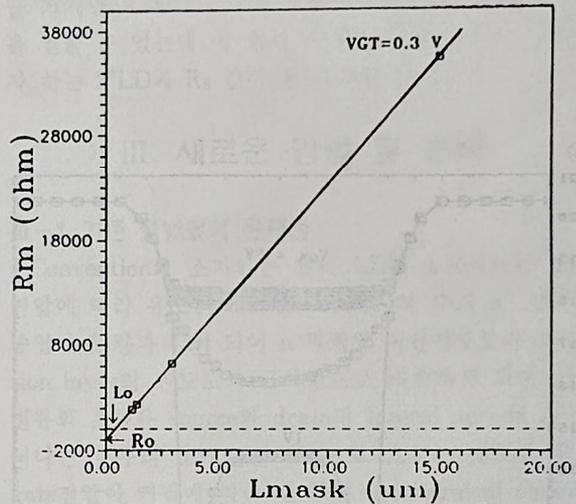


Fig. 14 Measured resistance, R_M vs. channel lengths in mask level L_M for the measurement L_o and R_o in LDD NMOS with $W = 15 \mu m$.

Gate 전압의 변화에 따라 L_o 를 구하여 gate 전압의 함수로 그림 (15)과 같이 그려보면 지수 감소함을 알 수 있다. 이 값들을 least square fitting 하여 Y절편을 구하면 식 (50)에서 우측항은 0가 되고 $2*LD$ 값은 V_{GT} 가 0일 때의 값이므로 gate 전압에 의한 modulation을 최소화하여 $2*LD (= 0.456886 \mu m)$ 값을 구할 수 있다. 같은 소자들에 대해 위의 방법으로 구한 $2*LD$ 값과 PCM에서의 $2*LD$ 측정방법에 의해서 구한 $2*LD (= 0.316602 \mu m)$ 값을 HSPICE로 simulation을 하여 본 결과, 그림 (18)과 같이 current level이 후자에 의한 방법이 떨어짐을 알 수 있다. 이는 앞에서 말했듯이 높은 gate 전압에서 L_{eff} 가 넓어짐을 증명한다⁵⁾.

한편, 식(51)에서 R_s 는

$$R_s(V_{GS}) = R_o(V_{GS}) + \frac{2*LD(V_{GS})}{\mu_s C_{ox} W_{eff} V_{GT}} \quad (52)$$

으로 쓸 수 있다.

그러나 실제로의 $2*LD$ 값은 gate 전압에 따라 변하는 값이 아니고, 단지 LDD소자를 전기적인 방법으로 측정할 경우, n-영역의 확산전도도와 inversion layer의 전도도가 비슷하게 되어 $2*LD$ 값이 gate 전압의 함수처럼 되므로 식 (52)에서 R_s 값을 구하기 위해서는 $2*LD$ 값을 일정한 값으로 고정시켜야 한다.

그러므로 식 (52)는

$$R_s(V_{GS}) = R_e(V_{GS}) + \frac{2*LD}{\mu_s C_{ox} W_{eff} V_{GS}} \dots\dots (53)$$

$$= R_e(V_{GS}) + \frac{2*LD}{C(V_{GS})}$$

된다.

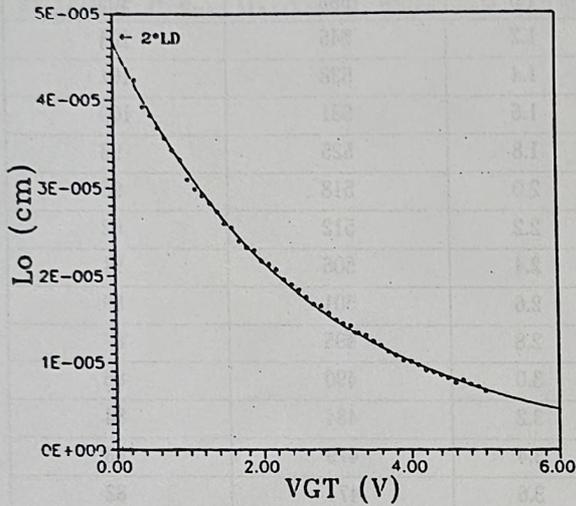


Fig. 15 L_0 vs. VGT for the measurement of $2*LD$.

여기서 새로운 방법으로 구한 $2*LD$ 값과 gate 전압의 변화에 다른 R_0 값과 기울기 ($= \frac{1}{C}$)을 대입하면 gate 전압에 대한 직렬저항의 변화값을 구할 수 있다(그림 16).

한편 식 (49)에서 기울기는

$$\text{기울기} = \frac{1}{\mu_s C_{ox} W_{eff} V_{GT}}$$

$$= \frac{1}{C}$$

이므로, 그림 (14)와 같이 각 gate 전압에 따라 기울기를 구하여 C_{ox} 와 W_{eff} 를 대입하면 gate 전압의 변화에 대한 mobility 변화를 구할 수 있다(그림 (17)). 그림 (17)에서 Y절편은 gate drive 전압이 0V 일 때의 mobility 이므로 Y절편값으로 부터 low field channel mobility, ($U_0=583 \text{ cm}^2/\text{V}\cdot\text{sec}$)값과 변화율로 부터 vertical field 에 의한 mo-bility degradation coefficient($\theta=0.058399 \text{ V}^{-1}$)를 구할 수 있다.

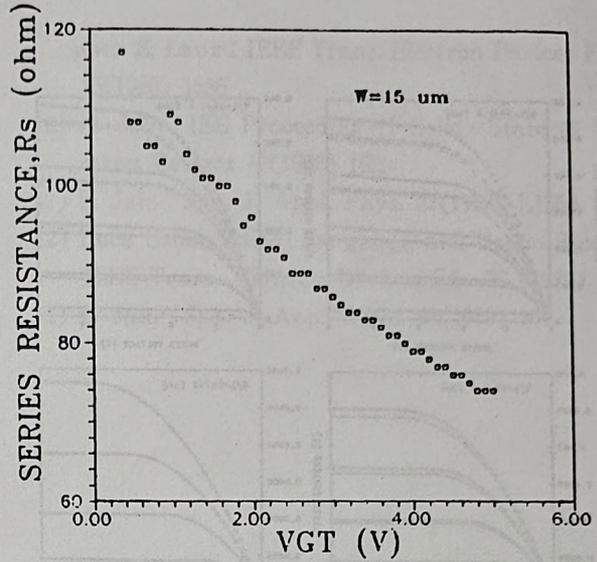


Fig. 16 Experimental results of the series resistance for LDD NMOS with $L=1.2, 1.4, 3.0, 15(\mu\text{m})$.

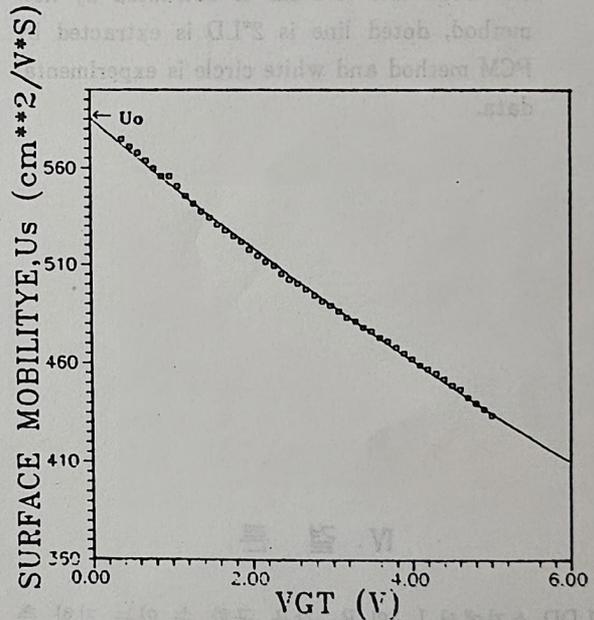


Fig. 17 Experimental results of the surface mobility with gate bias : Intercept of this plot U_s axis yields U_0 , and its slope yields θ .

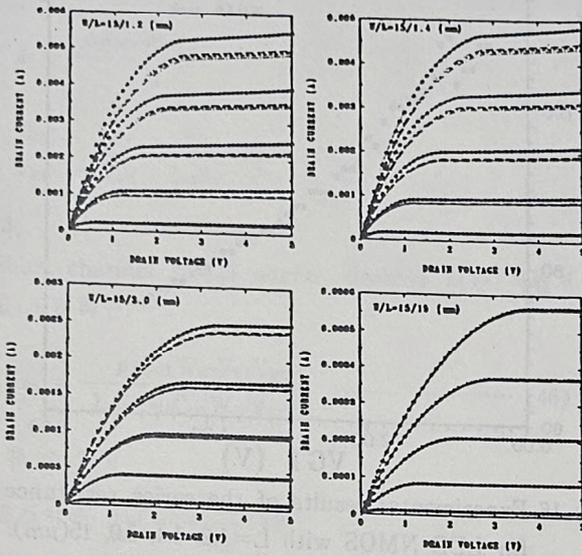


Fig. 18 HSPECE simulation results with different 2*LD. Solid line is 2*LD is extracted by new method, dotted line is 2*LD is extracted by PCM method and white circle is experimental data.

표 1. Extracted R_s & μ_s values with gate bias.

$V_{GT}(V)$	$\mu_s(\text{cm}^2/\text{V}\cdot\text{sec})$	$R_s(\Omega)$
0.4	575	117
0.6	568	108
0.8	560	105
1.0	556	109
1.2	546	104
1.4	538	101
1.6	531	100
1.8	525	98
2.0	518	96
2.2	512	92
2.4	506	91
2.6	501	89
2.8	495	87
3.0	490	86
3.2	484	84
3.4	479	83
3.6	474	82
3.8	469	81
4.0	463	79
4.2	458	78
4.4	453	77
4.6	448	76
4.8	441	74
5.0	435	74

IV. 결 론

LDD 소자에서 L_{eff} 와 R_s 값을 구할 수 있는 저항 측 정방법에 기초를 둔 새로운 방법을 제시하였다. LDD 구조에서는 R_s 값이 gate 전압의 함수이고 유효 channel의 넓어짐 효과 때문에 직선 fitting을 할 수 없다. 본 방법에서는 직렬 저항에 의해 modulation 되는 L_0 값을 구하여 지수함수로 fitting 하고 V_{GT} 가 0 V 일 때의 값을 구하여 2*LD 값을 구하였다.

그리고 gate 전압에 따른 R_s 값과 μ_s 값을 구하고 low field channel mobility와 θ 값을 구할 수 있었다. 따라서 이 방법은 gate 전압에 따른 effective channel의 변화를 최소화하여 구할 수 있으므로 LDD 소자와 submicron 소자에서 정확한 L_{eff} 와 R_s 를 구할 수 있다.

참 고 문 헌

- 1) K. Terada and H. Muta : Jan. J. Appl. Phys. 18 (1979) 953
- 2) P. L. Suci and R. I. Johnston : IEEE Trans. Electron Devices ED-27(1846)
- 3) F. H. De La Moneda, H. N. Kotecha, and M. Shatzkes : IEEE Electron Device Lett. EDL-3 (1982) 10.
- 4) J. Whitfield : IEEE Electron Device Lett. EDL-6 (1985) 109.
- 5) K. L. Peng, S. Y. Oh, M. A. Afromowitz and J. L. Moll : IEEE Electron Device Lett. EDL-5(1984) 473.

- 6) John G. J. Chern, Peter Chang, Richard F. Motta, and Norm GodinHo : IEEE Electron Device Lett. EDL-3 (1982) 10.
- 7) Genda J. Hu, Chi Chang, and Yu-Tai Chia : IEEE Trans. Electron Devices ED-34(1987) 2469.
- 8) Steven E. Laux : IEEE Trans. Electron Devices ED-31(1984) 1245.
- 9) Jack Y. C. Sun, Matthew R. Wordeman, and Stephen E. Laux : IEEE Trans. Electron Devices Ed-33(1986) 1556
- 10) S. Jain : IEE Proceeding-I Solid-State & Electron Devices 13(1988) 162.
- 11) S. Jain : Jpn. J. Appl. Phys. 27(1988) L1559.
- 12) Luca Selmi, Enrico Sangiorgi, and Bruno Ricco : IEEE Trans. Electron Devices Ed-36 (1989) 1094
- 13) S. Jain : Jpn. J. Appl. Phys. 28(1989) 160.